



日本国特許庁
JAPAN PATENT OFFICE

50/P/095

#5
10/062687

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年 7月18日

出願番号

Application Number:

特願2000-218034

出願人

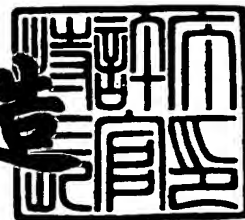
Applicant(s):

ソニー株式会社

2001年 5月18日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3042492

【書類名】 特許願

【整理番号】 0000408306

【提出日】 平成12年 7月18日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 33/00

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 奥山 浩之

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 土居 正人

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 琵琶 剛志

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 大畑 豊治

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100110434

【弁理士】

【氏名又は名称】 佐藤 勝

【手数料の表示】

【予納台帳番号】 076186

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体発光素子およびその製造方法

【特許請求の範囲】

【請求項 1】 基板上に該基板の主面に対して傾斜した S 面または該 S 面に実質的に等価な面を有する結晶層を形成し、該 S 面または該 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、及び第 2 導電型層を前記結晶層に形成してなることを特徴とする半導体発光素子。

【請求項 2】 前記結晶層はウルツ鉱型の結晶構造を有することを特徴とする請求項 1 記載の半導体発光素子。

【請求項 3】 前記結晶層は窒化物半導体からなることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 4】 前記結晶層は下地成長層を介して前記基板上に選択成長により設けられることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 5】 前記選択成長は前記下地成長層を選択的に除去することを利用して行われることを特徴とする請求項 4 記載の半導体発光素子。

【請求項 6】 前記選択成長は選択的に形成されたマスク層の開口部を利用して行われることを特徴とする請求項 4 記載の半導体発光素子。

【請求項 7】 前記結晶層は前記マスク層の開口部よりも横方向に広がって選択成長したものであることを特徴とする請求項 6 記載の半導体発光素子。

【請求項 8】 前記基板の主面は C + 面であることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 9】 前記基板上に形成された前記 S 面または該 S 面に実質的に等価な面が前記結晶層の一部である場合に、前記活性層への電流注入は前記 S 面についてだけなされることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 10】 基板上に形成した S 面または該 S 面に実質的に等価な面が略六角錐形状の斜面をそれぞれ構成して結晶層を形成し、各 S 面または該 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、及び第 2 導電型層を前記結晶層に形成してなることを特徴とする半導体発光素子。

【請求項 11】 前記活性層への電流注入は頂点近傍側で周囲側よりも低密度と

なることを特徴とする請求項 1 0 記載の半導体発光素子。

【請求項 1 2】 基板上に形成した S 面または該 S 面に実質的に等価な面が略六角錐台形状の斜面をそれぞれ構成すると共に前記基板上に形成した C 面または該 C 面に実質的に等価な面が前記略六角錐台形状の上平面部を構成する結晶層を形成し、各 S 面または該 S 面に実質的に等価な面に平行な面および前記 C 面または該 C 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、及び第 2 導電型層を前記結晶層に形成してなることを特徴とする半導体発光素子。

【請求項 1 3】 基板上に該基板の主面に対して傾斜した S 面または該 S 面に実質的に等価な面を有する結晶層を形成し、該 S 面または該 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、及び第 2 導電型層を前記結晶層に形成して構成された半導体発光素子を並べ、信号に応じて各素子が発光するように構成されてなることを特徴とする画像表示装置。

【請求項 1 4】 基板上に該基板の主面に対して傾斜した S 面または該 S 面に実質的に等価な面を有する結晶層を形成し、該 S 面または該 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、及び第 2 導電型層を前記結晶層に形成して構成された半導体発光素子を複数個配列したことを特徴とする照明装置。

【請求項 1 5】 基板上に所要の開口部を有するマスク層を形成し、該マスク層の開口部に S 面または該 S 面に実質的に等価な面を有する結晶層を選択的に形成し、該 S 面または該 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、及び第 2 導電型層を前記結晶層に形成することを特徴とする半導体発光素子の製造方法。

【請求項 1 6】 前記基板の主面は C + 面であることを特徴とする請求項 1 5 記載の半導体発光素子の製造方法。

【請求項 1 7】 前記基板上に複数の半導体発光素子を形成した後、各半導体発光素子毎に分離することを特徴とする請求項 1 5 記載の半導体発光素子の製造方法。

【請求項 1 8】 分離した各半導体発光素子の裏面に一方の電極を形成することを特徴とする請求項 1 7 記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は第1導電型層、活性層、第2導電型層を積層させたダブルヘテロ構造を有する半導体発光素子に関し、特に、窒化物半導体からなる結晶層を利用して発光領域を構成する半導体発光素子に関する。ここで本明細書中、窒化物とはB、Al、Ga、In、TaをIII族とし、V族にNを含む化合物を指し、若干量の不純物の混入を含むこともあるものである。

【0002】

【従来の技術】

半導体発光素子として、これまでサファイア基板上に全面に低温バッファ層、SiをドーピングしたGaNからなるn側コンタクト層を形成し、その上にSiをドーピングしたGaNからなるn側クラッド層、SiをドーピングしたInGaNからなる活性層、MgをドーピングしたAlGaNからなるp側クラッド層と、MgをドーピングしたGaNよりなるp側コンタクト層などを積層した素子が知られている。このような構造を有し市販されている製品として、450nm から530nm を含む青色、緑色LED (Light Emitting Diode) が量産されている。

【0003】

また、窒化ガリウムを成長させようとする場合、サファイア基板が使用されることが多く行われている。サファイア基板から窒化ガリウムを結晶成長させる場合、通常はC面を主面とするサファイア基板が使用され、主面上に形成される窒化ガリウム層の表面もC面を有し、必然的に基板主面と平行な面に形成される活性層やそれを挟むクラッド層もC面に平行な面に延在される。このように基板主面を基準に各結晶層を積層した構造の半導体発光素子では、基板主面の平滑性を生かして電極形成などに必要な平滑性が得られている。

【0004】

ところが、サファイア基板と成長させる窒化ガリウムとの格子不整合から、結晶内に高密度の転位が内在することがある。このため基板上に低温バッファ層を形成する技術は、成長させる結晶に発生する欠陥を抑制するための1つの手段

であり、また、結晶欠陥を低減する目的で特開平10-312971 号公報では、横方向への選択結晶成長 (ELO: epitaxial lateral vergrowth) を組合わせている。

【 0 0 0 5 】

また、特開平10-321910 号公報は、基板主面上に垂直な (1 0 - 1 0) m面からなる側面を有する六角柱状構造が形成され、その六角柱状構造部分に基板主面に対して垂直に延在する発光領域が形成された半導体発光素子を開示する。基板主面上に垂直に延在する活性層などを形成することで、基板との格子不整合による欠陥や転位を抑制でき、熱膨張係数の違いによる歪みの悪影響も少なくできる。

【 0 0 0 6 】

【発明が解決しようとする課題】

ところが、特開平10-321910 号公報のように基板主面上に垂直に延在する六角柱状構造を形成する技術では、HVPE (Hydride Vapor Phase Epitaxy) で成膜した後、(1 0 - 1 0) m面からなる側面が得られるようにドライエッチングを施している。ところが、ドライエッチングを施す場合には、一般的に結晶面に対する損傷を避けることができず、従って基板側からの貫通転位などを抑制しつつも逆にドライエッチングにより結晶の特性が劣化する。また、ドライエッチングを施す場合では、その分だけ工程も増加してしまう。

【 0 0 0 7 】

サファイヤ基板のC面上に選択成長させた場合には、(1 - 1 0 1) 面すなわちS面で囲まれた先端のとがった形状の結晶層が形成される (たとえば、特許公報第2830814号の明細書段落0009参照) が、電極形成に必要な平坦面が得られていないものとされ、積極的に電子デバイスや発光デバイスとして利用されている例はなく、さらなる選択成長から結晶構造の下地層として利用されているに過ぎない。

【 0 0 0 8 】

また、基板主面に平行な面を形成する素子は、結晶性を良好に維持するために平坦な面の作成が重要となり、結果として電極などが平面的に広がった素子構造

と有する傾向がある。したがって各素子の間を分離する場合には、たとえばチップをダイサーなどを用いて切り出さなければならぬため、多大な労力がかかるとともに平面的に広がった電極などを避けながら微小に切り出すことは極端に難しくなっている。また、サファイア基板およびGaNなどの窒化物は硬度が高く切り出しが難しいことから、ダイシングの際に少なくとも20 μ m程度の切りしるが必要になり、微小なチップの切り出しがさらに困難となっている。

【0009】

そこで本発明は上述の技術的な課題に鑑み、基板側からの貫通転位などを抑制しつつ且つ工程の増加もなく製造可能であり、同時に、チップ構造の微細化も可能とする半導体発光素子の提供を目的とする。また本発明の他の目的は結晶性も良好で工程の増加を招かずに素子の微細化も可能な半導体発光素子の製造方法の提供にある。

【0010】

【課題を解決するための手段】

本発明の半導体発光素子は、基板上に該基板の主面に対して傾斜したS面または該S面に実質的に等価な面を有する結晶層を形成し、該S面または該S面に実質的に等価な面に平行な面内に延在する第1導電型層、活性層、及び第2導電型層を前記結晶層に形成することを特徴とする。

【0011】

また、S面または該S面に実質的に等価な面は略六角錐形状の斜面をそれぞれ構成して結晶層を形成する構成としても良く、さらにC+面または該C+面に実質的に等価な面が前記略六角錐台形状の上平面部を構成するように結晶層を形成しても良い。この場合において、基板主面はC+面に設定することができる。

【0012】

また、本発明においては、上述の半導体発光素子は複数個配列された構造から、各半導体発光素子が画素を構成する画像形成装置や照明装置を構成することができる。

【0013】

また、本発明の半導体発光素子の製造方法は、基板上に所要の開口部を有する

マスク層を形成し、該マスク層の開口部に S 面または該 S 面に実質的に等価な面を有する結晶層を選択的に形成し、該 S 面または該 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、及び第 2 導電型層を前記結晶層に形成することを特徴とする。

【 0 0 1 4 】

【作用】

電極形成などの観点から、選択的な結晶成長の未熟な段階として把握されている S 面を、発想を変え、そのまま S 面を利用し第 1 導電型層、活性層、及び第 2 導電型層が S 面または該 S 面に実質的に等価な面に平行に延在される形状で素子を形成する。S 面等は基板に対して傾斜していることから、横方向成長により基板からの貫通転位を押さえることも可能であり、S 面は選択成長によって現れ易い面であることから、エッチングなどの工程増加を招かず良好な結晶を得ることができる。

【 0 0 1 5 】

また、S 面上では例えば結晶層が窒化ガリウム (GaN) で構成される場合、その窒素原子からガリウム原子へのボンドの数が C+面上に比べて増大することになり、実効的な V/III 比を高くすることが可能であって、形成される半導体発光素子の高性能化を図ることもできる。

【 0 0 1 6 】

【発明の実施の形態】

以下において、本発明の半導体発光素子について詳細に説明する。

【 0 0 1 7 】

本発明の半導体発光素子は、基板上に該基板の主面に対して傾斜した S 面または該 S 面に実質的に等価な面を有する結晶層を形成し、該 S 面または該 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、及び第 2 導電型層を前記結晶層に形成してなることを特徴とする。

【 0 0 1 8 】

本発明に用いられる基板は、後述の S 面またはその S 面に等価な面を有する結晶層を形成し得るものであれば特に限定されず、種々のものを使用できる。例示

すると、基板として用いることができるのは、サファイア (Al_2O_3 、A面、R面、C面を含む。) SiC (6H、4H、3Cを含む。) GaN 、 Si 、 ZnS 、 ZnO 、 AlN 、 LiMgO 、 GaAs 、 MgAl_2O_4 、 InAlGaN などからなる基板であり、好ましくはこれらの材料からなる六方晶系基板または立方晶系基板であり、より好ましくは六方晶系基板である。例えば、サファイヤ基板を用いる場合では、窒化ガリウム (GaN) 系化合物半導体の材料を成長させる場合に多く利用されているC面を主面としたサファイヤ基板を用いることができる。この場合の基板主面としてのC面は、5乃至6度の範囲で傾いた面方位を含むものである。

【0019】

この基板上に形成される結晶層は基板の主面に対して傾斜したS面または該S面に実質的に等価な面を有している。この結晶層は後述のS面または該S面に実質的に等価な面に平行な面に第1導電型層、活性層、及び第2導電型層からなる発光領域を形成可能な材料層であれば良く、特に限定されるものではないが、その中でもウルツ鉱型の結晶構造を有することが好ましい。このような結晶層としては、例えばIII族系化合物半導体や BeMgZnCdS 系化合物半導体を用いることができ、更には窒化ガリウム (GaN) 系化合物半導体、窒化アルミニウム (AlN) 系化合物半導体、窒化インジウム (InN) 系化合物半導体、窒化インジウムガリウム (InGaN) 系化合物半導体、窒化アルミニウムガリウム (AlGaN) 系化合物半導体を好ましくは形成することができ、特に窒化ガリウム系化合物半導体が好ましい。なお、本発明において、 InGaN 、 AlGaN 、 GaN などは必ずしも、3元混晶のみ、2元混晶のみの窒化物半導体を指すのではなく、例えば InGaN では、 InGaN の作用を変化させない範囲での微量のAl、その他の不純物を含んでいても本発明の範囲であることはいうまでもない。また、S面に実質的に等価な面とは、S面に対して5乃至6度の範囲で傾いた面方位を含むものである。

【0020】

この結晶層の成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法 (MOCVD (MOVPE) 法) や分子線エピタキ

シー法 (MBE法) などの気相成長法や、ハイドライド気相成長法 (HVPE法) などを用いることができる。その中でもMOVPE法によると、迅速に結晶性の良いものが得られる。MOVPE法では、GaソースとしてTMG (トリメチルガリウム)、TEG (トリエチルガリウム)、AlソースとしてはTMA (トリメチルアルミニウム)、TEA (トリエチルアルミニウム)、Inソースとしては、TMI (トリメチルインジウム)、TEI (トリエチルインジウム) などのアルキル金属化合物が多く使用され、窒素源としてはアンモニア、ヒドラジンなどのガスが使用される。また、不純物ソースとしてはSiであればシランガス、Geであればゲルマンガス、MgであればCp₂Mg (シクロペンタジエニルマグネシウム)、ZnであればDEZ (ジエチルジンク) などのガスが使用される。MOCVD法では、これらのガスを例えば600℃以上に加熱された基板の表面に供給して、ガスを分解することにより、InAlGa_N系化合物半導体をエピタキシャル成長させることができる。

【0021】

結晶層を形成する前に、下地成長層を基板上に形成することが好ましい。この下地成長層は例えば窒化ガリウム層や窒化アルミニウム層からなり、下地成長層は低温バッファ層と高温バッファ層との組合せ或いはバッファ層と結晶種として機能する結晶種層との組合せからなる構造であっても良い。この下地成長層も結晶層と同様に、種々の気相成長法で形成することができ、例えば有機金属化合物気相成長法 (MOCVD法) や分子線エピタキシー法 (MBE法)、ハイドライド気相成長法 (HVPE法) などの気相成長法を用いることができる。結晶層の成長を低温バッファ層から始めるとマスク上にポリ結晶が析出しやすくなって、それが問題となる。そこで、結晶種層を含んでからその上に基板と異なる面を成長することで、さらに結晶性のよい結晶が成長できる。また、選択成長を用いて結晶成長を行うには結晶種層がないとバッファ層から形成する必要があるが、もしバッファ層から選択成長を行うと成長の阻害された成長しなくても良い部分に成長が起こりやすくなる。従って、結晶種層を用いることで、成長が必要な領域に選択性良く結晶を成長させることができることになる。バッファ層は基板と窒化物半導体の格子不整合を緩和するという目的もある。したがって、窒化物半導

体と格子定数の近い基板、格子定数が一致した基板を用いる場合にはバッファ層が形成されない場合もある。たとえば、SiC上にはAlNを低温にしないでバッファ層をつけることもあり、Si基板上にはAlN、GaNをやはり低温にしないでバッファ層として成長することもあり、それでも良質のGaNを形成できる。また、バッファ層を特に設けない構造であっても良く、GaN基板を使用しても良い。

【0022】

そして、本発明においては、S面またはS面に実質的に等価な面を形成するために、選択成長法を用いることができる。S面はC+面の上に選択成長した際に見られる安定面であり、比較的得やすい面であって六方晶系の面指数では(1-101)である。C面にC+面とC-面が存在するのと同様に、S面についてはS+面とS-面が存在するが、本明細書においては、特に断らない場合は、C+面GaN上にS+面を成長しており、これをS面として説明している。なお、S面についてはS+面が安定面である。またC+面の面指数は(0001)である。このS面については、前述のように窒化ガリウム系化合物半導体で結晶層を構成した場合には、S面上、GaからNへのボンド数が2または3とC-面の次に多くなる。ここでC-面はC+面の上には事実上得ることができないので、S面でのボンド数は最も多いものとなる。例えば、C面を主面に有するサファイア基板に窒化物を成長した場合、一般にウルツ鉱型の窒化物の表面はC+面になるが、選択成長を利用することでS面を形成することができ、C面に平行な面では脱離しやすい傾向をもつNのボンドがGaから一本のボンドで結合しているのに対し、傾いたS面では少なくとも一本以上のボンドで結合することになる。従って、実効的にV/III比が上昇することになり、積層構造の結晶性の向上に有利である。また、基板と異なる方位に成長すると基板から上に伸びた転位が曲がることもあり、欠陥の低減にも有利となる。

【0023】

本発明の半導体発光素子においては、結晶層は少なくともS面又はS面に実質的に等価な面を有する構造を有しているが、特に、結晶層はS面または該S面に実質的に等価な面が略六角錐形状の斜面をそれぞれ構成する構造であっても良く

、或いは、S面または該S面に実質的に等価な面が略六角錐台形状の斜面をそれぞれ構成する共にC面または該C面に実質的に等価な面が前記略六角錐台形状の上平面部を構成する構造、所謂略六角錐台形状であっても良い。これら略六角錐形状や略六角錐台形状は、正確に六角錐であることを必要とせず、その中の幾つかの面が消失したようなものも含む。また、結晶層の結晶面間の稜線は必ずしも直線でなくとも良い。また、略六角錐形状や略六角錐台形状は直線状に延在された形状であっても良い。

【0024】

具体的な選択成長法としては、そのような選択成長は下地成長層の一部を選択的に除去することを利用して行われたり、あるいは、選択的に前記下地成長層上にまたは前記下地成長層形成前に形成されたマスク層の開口された部分を利用して行われる。例えば、前記下地成長層がバッファ層と結晶種層とからなる場合、バッファ層上の結晶種層を点在する $10\mu\text{m}$ 径程度の小領域に細分化し、それぞれの部分からの結晶成長によってS面等を有する結晶層を形成することが可能である。例えば、細分化された結晶種層は、発光素子として分離するためのマージンを見込んで離間するように配列することができ、個々の小領域としては、帯状、格子状、円形状、正形状、六角形状、三角形状、矩形状、菱形状およびこれらの変形状などの形状にすることができる。下地成長層の上にマスク層を形成し、そのマスク層を選択的に開口して窓領域を形成することでも、選択成長が可能である。マスク層は例えば酸化シリコン層或いは窒化シリコン層によって構成することができる。前述のような略六角錐台形状や略六角錐形状が直線状に延在された形状である場合、一方向を長手方向とするような角錐台や角錐形状はマスク層の窓領域を帯状にしたり、結晶種層を帯状にすることで可能である。

【0025】

選択成長を用いマスク層の窓領域を $10\mu\text{m}$ 程度の円形（或いは辺が $1-100$ 方向の六角形、または辺が $11-20$ 方向の六角形など）にすることでその約2倍程度の選択成長領域まで簡単に作製できる。またS面が基板と異なる方向であれば転位を曲げる効果、および転位を遮蔽する効果があるために、転位密度の低減にも役立つ。

【 0 0 2 6 】

本発明者らの行った実験において、カソードルミネッセンスを用いて成長した六角錐台形状を観測してみると、S面の結晶は良質でありC+面に比較して発光効率が高くなっていることが示されている。特にInGa_N活性層の成長温度は700～800℃であるため、アンモニアの分解効率が低く、よりN種が必要とされる。またAFMで表面を見たところステップが揃ってInGa_N取り込みに適した面が観測された。さらにその上、Mgドープ層の成長表面は一般にAFMレベルでの表面状態が悪いが、S面の成長によりこのMgドープ層も良い表面状態で成長し、しかもドーピング条件がかなり異なることがわかっている。また、顕微フォトルミネッセンスマッピングを行うと、0.5-1μm程度の分解能で測定することができるが、C+面の上に成長した通常の方法では、1μmピッチ程度のむらが存在し、選択成長でS面を得た試料については均一な結果が得られた。また、SEMで見た斜面の平坦性もC+面より滑らかに成っている。

【 0 0 2 7 】

また、選択成長マスクを用いて選択成長する場合であって、選択マスク開口部の上だけに成長する際には横方向成長が存在しないため、マイクロチャネルエピタキシーを用いて横方向成長させ窓領域より拡大した形状にすることが可能である。このようなマイクロチャネルエピタキシーを用いて横方向成長をした方が貫通転位を避けやすくなり、転位が減ることがわかっている。またこのような横方向成長により発光領域も増大し、さらに電流の均一化、電流集中の回避、および電流密度の低減を図ることができる。

【 0 0 2 8 】

本発明の半導体発光素子は、S面または該S面に実質的に等価な面に平行な面内に延在する第1導電型層、活性層、及び第2導電型層を結晶層に形成する。第1導電型はp型又はn型のクラッド層であり、第2導電型はその反対の導電型である。例えばS面を構成する結晶層をシリコンドープの窒化ガリウム系化合物半導体層によって構成した場合は、n型クラッド層をシリコンドープの窒化ガリウム系化合物半導体層によって構成し、その上にInGa_N層を活性層として形成し、さらにその上にp型クラッド層としてマグネシウムドープの窒化ガリウム

系化合物半導体層を形成してダブルヘテロ構造をとることができる。活性層である InGaN 層を AlGaIn 層で挟む構造とすることも可能である。また、活性層は単一のバルク活性層で構成することも可能であるが、単一量子井戸 (SQW) 構造、二重量子井戸 (DQW) 構造、多重量子井戸 (MQW) 構造などの量子井戸構造を形成したものであっても良い。量子井戸構造には必要に応じて量子井戸の分離のために障壁層が併用される。活性層を InGaIn 層とした場合には、特に製造工程上も製造し易い構造となり、素子の発光特性を良くすることができる。さらにこの InGaIn 層は、窒素原子の脱離しにくい構造である S 面の上での成長では特に結晶化しやすくしかも結晶性も良くなり、発光効率を上げることが出来る。なお、窒化物半導体はノンドーブでも結晶中にできる窒素空孔のために n 型となる性質があるが、通常 Si、Ge、Se などのドナー不純物を結晶成長中にドーブすることで、キャリア濃度の好ましい n 型とすることができる。また、窒化物半導体を p 型とするには、結晶中に Mg、Zn、C、Be、Ca、Ba などのアクセプター不純物をドーブすることによって得られるが、高キャリア濃度の p 層を得るためには、アクセプター不純物のドーブ後、窒素、アルゴンなどの不活性ガス雰囲気中で 400℃ 以上でアニーリングを行うことが好ましく、電子線照射などにより活性化する方法もあり、マイクロ波照射、光照射などで活性化する方法もある。

【0029】

これら第 1 導電型層、活性層、及び第 2 導電型層は S 面または該 S 面に実質的に等価な面に平行な面内に延在されるが、このような面内への延在は S 面等が形成されているところで続けて結晶成長させれば容易に行うことができる。結晶層が略六角錐形状や略六角錐台形状となり、各傾斜面が S 面等とされる場合は、第 1 導電型層、活性層、及び第 2 導電型層からなる発光領域を全部又は一部の S 面上に形成することができる。略六角錐台形状の場合には、基板主面に平行な上面上にも第 1 導電型層、活性層、及び第 2 導電型層を形成できる。傾斜した S 面を利用して発光させることで、平行平板では多重反射により光が減衰していくが、傾いた面があると光は多重反射の影響を免れて半導体の外にできるという利点がある。第 1 導電型層すなわちクラッド層は S 面を構成する結晶層と

同じ材料で同じ導電型とすることができ、S面を構成する結晶層を形成した後、連続的に濃度を調整しながら形成することもでき、また他の例として、S面の構成する結晶層の一部が第1導電型層として機能する構造であっても良い。

【0030】

本発明の半導体発光素子では、傾斜したS面の結晶性の良さを利用して、発光効率を高めることができる。特に、結晶性が良いS面にのみ電流を注入すると、S面はInの取り込みもよく結晶性も良いので発光効率を高くすることができる。また、活性層の実質的なS面に平行な面内に延在する面積は該活性層を基板又は前記下地成長層の主面に投影した場合の面積より大きいものとすることができる。このように活性層の面積を大きなものとする事で、素子の発光する面積が大きくなり、それだけで電流密度を低減することが出来る。また、活性層の面積を大きくとることで、輝度飽和の低減に役立ち、これにより発光効率を上げることが出来る。

【0031】

六角錐形状の結晶層を考えた場合、S面の特に頂点近く部分がステップの状態が悪くなり、頂点部は発光効率が低くなっている。これは六角錐形状の素子では、それぞれの面のほぼ中心部分を中心に頂点側、側辺左側、側辺右側、底面側に4箇所に区分され、特に頂点側部分は最もステップの状態が波打っていて、頂上付近になると異常成長が起こりやすくなっているためである。これに対して、側辺側の二箇所はどちらもステップがほぼ直線状でしかもステップが密集しており極めて良好な成長状態になっており、また、底面に近い部分はやや波打つステップであるが、頂点側ほどの異常成長は起こっていない。そこで本発明の半導体発光素子では、活性層への電流注入は頂点近傍側で周囲側よりも低密度となるように制御することが可能である。このような頂点近傍側で低密度の電流を流すためには、電極を斜面の側部には形成するが、頂点部分では電極を形成しないような構造としたり、或いは頂点部分に電極形成前に電流ブロック領域を形成する構造とすることができる。

【0032】

結晶層と第2導電型層には、それぞれ電極が形成される。接触抵抗を下げるた

めに、コンタクト層を形成し、その後で電極をコンタクト層上に形成しても良い。これらの電極を蒸着法により形成する場合、p電極、n電極が結晶層とマスクの下に形成された結晶種層との双方についてしまうと短絡してしまうことがあり、それぞれ精度よく蒸着することが必要となる。

【0033】

本発明の半導体発光素子は複数個を並べて画像表示装置や照明装置を構成することが可能である。各素子を3原色分揃え、走査可能に配列することで、S面を利用して電極面積を抑えることができるため、少ない面積でディスプレイとして利用できる。

【0034】

以下、本発明を各実施例を参照しながら更に詳細に説明する。各実施例はそれぞれ製造方法に対応しており、その製造方法によって完成した素子が本発明の構造を有する半導体発光素子である。従って、各実施例では初めに製造工程について説明を行い、次いで製造された素子自体について説明する。なお、本発明の半導体発光素子は、その要旨を逸脱しない範囲で変形、変更などが可能であり、本発明は以下の実施例に限定されるものではない。

【0035】

実施例1

本実施例はサファイア基板上に直接選択成長でS面を有する結晶層を形成する半導体発光素子の例であり、図1乃至図7を参照しながら、その製造工程と共に素子構造を説明する。

【0036】

C+面を基板主面11とするサファイア基板10上(C+面)に、 SiO_2 または SiN を用いたマスク層12を全面に厚さ100～500nmの範囲で形成し、100 μm 程度の開口部13をフォトリソグラフィとフッ酸系エッチャントを用いて形成する(図1)。この開口部13は本実施例においては略矩形状であり、大きさは作成すべき発光素子の特性に応じて変えることができる。

【0037】

次に、選択成長としてもう一度結晶成長を行う。これは低温500°Cで薄い

(20~30nm)のGa_{0.9}N_{0.1}層(低温バッファ層)を成長し、図2に示すように、その後成長温度を1000°C程度に上昇させてシリコンドープのGa_{0.9}N_{0.1}層14を形成する。このシリコンドープのGa_{0.9}N_{0.1}層14はマスクの開口部13に成長するが、水素雰囲気、この成長温度1000°Cを維持しながらしばらく成長を続けると横方向にやや広がる。

【0038】

さらにその上にマスク層15を形成し、さらにフォトリソグラフィとエッチングで略円形の開口部16を設け(図3)、さらに開口部16の内側で成長を続けシリコンドープのGa_{0.9}N_{0.1}層17からなる六角錐形状の結晶層を成長させる。その際、六角錐形状の結晶層の表面はS(1-101)面で覆われる。成長時間が足りないと上面側が基板主面と平行なC+面を有する六角台形状になるが、この実施例では六角錐になるまでシリコンドープのGa_{0.9}N_{0.1}層17からなる結晶層を成長する。十分な成長時間を経過した後は、シリコンドープのGa_{0.9}N_{0.1}層17の表面は、六角錐形状の各斜面がS面で覆われるようになる。この際、開口部16のピッチは十分に離しておく必要がある。

【0039】

六角錐形状をシリコンドープのGa_{0.9}N_{0.1}層17で形成した後、しばらく成長を行い六角錐の大きさが幅15~20μm程度(一辺が7.5~10μm程度)になった際、高さは六角錐としてその一辺の1.6倍程度になり、従って10~16μm程度になる。なお、六角錐の大きさが幅15~20μm程度は例示であり、例えば六角錐の大きさを幅10μm程度とすることも可能である。そこまで成長して閉じた六角錐が形成された後、さらにシリコンドープのGa_{0.9}N_{0.1}層17を成長し、その後成長温度を低減しInGa_{0.9}N_{0.1}層18を成長する。その後成長温度を上昇し、図4に示すようにマグネシウムドープのGa_{0.9}N_{0.1}層19を成長する。その際のInGa_{0.9}N_{0.1}層18の厚さは0.5nmから3nm程度である。さらに(A1)Ga_{0.9}N_{0.1}/InGa_{0.9}N_{0.1}の量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能するGa_{0.9}N_{0.1}またはInGa_{0.9}N_{0.1}を用いて多重構造とすることもある。その際、InGa_{0.9}N_{0.1}のすぐ上の層にはAlGa_{0.9}N_{0.1}層を成長することが望ましい。

【0040】

その後、そのエピ層の一部をシリコンドープのGaN層14が露出するまでエッチングし、さらにその除去した部分21にTi/Al/Pt/Au電極を蒸着する。これがn電極20となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極22が完成する(図5)。これらの蒸着の際、p電極22、n電極20が六角錐形状のシリコンドープのGaN層17とマスクの下に形成されたシリコンドープのGaN層14との双方についてしまうと短絡してしまうので、それぞれ精度よく蒸着することが必要である。その後、図6に示すように、当該発光素子をRIE(反応性イオンエッチング)またはダイサーなどで分離する(図6)。これにより本実施例による発光素子が完成する。

【0041】

このような製造工程で製造された本実施例の発光素子は、図7に示す素子構造を有している。その主な構成はC+面を基板主面とするサファイヤ基板10上に結晶種層となるシリコンドープのGaN層14を介して成長した結晶層としてのシリコンドープのGaN層17を有している。このシリコンドープのGaN層17は基板主面とは傾斜してなるS面を有しており、このS面に平行に延在してなる形状で活性層であるInGaN層18が形成され、さらにそのInGaN層18上にクラッド層としてマグネシウムドープのGaN層19が形成されている。p電極22はマグネシウムドープのGaN層19の上面に形成されており、n電極20は、六角錐部分の側部で開口された領域に形成されており、シリコンドープのGaN層14を介してシリコンドープのGaN層17に接続している。

【0042】

このような構造を有する本実施例の半導体発光素子は、基板主面に対して傾斜したS面を利用することから、その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的なV/III比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板主面はC+面であり、S面は基板主面と異なる面であるために、基板から上に延びた転位が曲がることもあり、欠陥を低減することも可能となる。

【 0 0 4 3 】

実施例 2

本実施例は、サファイア基板上に分離した結晶種を形成し、S面を有する結晶層を形成する半導体発光素子の例であり、図 8 乃至図 1 5 を参照しながら、その製造工程と共に素子構造を説明する。

【 0 0 4 4 】

基板主面をC+面とするサファイア基板 3 0 上に、まず 5 0 0 ° C の低温で A l N または G a N のいずれかのバッファ層を形成する。その後昇温し 1 0 0 0 ° C にしてシリコンドープの G a N 層 3 1 を形成する。その後、S i O ₂ または S i N を用いたマスク層を全面に厚さ 1 0 0 ~ 5 0 0 n m の範囲で形成し、図 8 に示すように、フォトリソグラフィとフッ酸系エッチャントを用いて 1 0 μ m 程度の円形状のマスク部 3 2 を残し、図 9 に示すようにサファイア基板 3 0 の主面が露呈するまでエッチングする。その結果、マスク部 3 2 の形状を反映して円筒状のシリコンドープの G a N 層 3 1 が残される。

【 0 0 4 5 】

次に、マスク部 3 2 を除去してもう一度結晶成長を行うが、このときは 1 0 0 0 ° C 程度に成長温度を上昇し、シリコンドープの G a N 層 3 3 を成長する。シリコンドープの G a N 層 3 3 は残っていたシリコンドープの G a N 層 3 1 上に成長するが、しばらく成長を続けると基板主面に対して傾斜した S 面によって周囲が囲まれた六角錐形状となって行く。成長に時間をかけるだけ、六角錐形状のシリコンドープの G a N 層 3 3 が大きく成長するが、十分に成長した場合でも G a N 層 3 3 同士が干渉せず、且つ素子間の分離のためのマージンを確保するように G a N 層 3 1 のピッチは十分に離しておく必要がある。

【 0 0 4 6 】

六角錐の大きさが実施例 1 と同様に幅 1 5 ~ 2 0 μ m 程度（一辺が 7 . 5 ~ 1 5 μ m 程度）になった際、高さは六角錐としてその一辺の 1 . 6 倍程度にすなわち 1 0 ~ 1 6 μ m 程度になる。なお、六角錐の大きさが幅 1 5 ~ 2 0 μ m 程度は例示であり、例えば六角錐の大きさを幅 1 0 μ m 程度とすることも可能である。図 1 0 に示すように、成長して傾斜した S 面で囲まれた六角錐が形成された後、

さらにシリコンドープのGa_{0.5}N_{0.5}層を成長し、その後成長温度を低減しInGa_{0.5}N_{0.5}層34を成長する。その後、成長温度を上昇し、図11に示すように、マグネシウムドープのGa_{0.5}N_{0.5}層35を成長する。その際のInGa_{0.5}N_{0.5}層34の厚さは0.5nmから3nm程度である。さらに活性層を(Al)_{0.5}Ga_{0.5}N_{0.5}/InGa_{0.5}N_{0.5}の量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能するGa_{0.5}N_{0.5}またはInGa_{0.5}N_{0.5}を用いて多重構造とすることもある。その際、InGa_{0.5}N_{0.5}のすぐ上の層にはAlGa_{0.5}N_{0.5}層を成長することが望ましい。

【0047】

その後、活性層であるInGa_{0.5}N_{0.5}層34およびp型クラッド層であるマグネシウムドープのGa_{0.5}N_{0.5}層35の一部を基板に近い側で除去してシリコンドープのGa_{0.5}N_{0.5}層33の一部を露出させる。さらにその除去した基板に近い部分にTi/Al/Pt/Au電極を蒸着する。これがn電極36となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極37が完成する(図12)。これらの蒸着の際には、電極同士の短絡を防止するために、精度の高い蒸着が必要であることは、実施例1と同様である。

【0048】

所要の電極36、37を形成した後、図13に示すように、当該発光素子をRIE(反応性イオンエッチング)またはダイサーなどで素子毎に分離する。これにより本実施例による発光素子が完成する。

【0049】

このような製造工程で製造された本実施例の発光素子は、図14に示す素子構造を有している。その主な構成はC+面を基板主面とするサファイヤ基板30上に結晶層としてのシリコンドープのGa_{0.5}N_{0.5}層33を有している。このシリコンドープのGa_{0.5}N_{0.5}層33は基板主面とは傾斜してなるS面を有しており、このS面に平行に延在してなる形状で活性層であるInGa_{0.5}N_{0.5}層34が形成され、さらにそのInGa_{0.5}N_{0.5}層34上にクラッド層としてマグネシウムドープのGa_{0.5}N_{0.5}層35が形成されている。p電極37はマグネシウムドープのGa_{0.5}N_{0.5}層35の上面に形成されており、n電極36は、六角錐のS面上で基板近傍で開口された領域に形成

されており、シリコンドープのGaN層33に直接接続している。

【0050】

このような構造を有する本実施例の半導体発光素子は、実施例1の発光素子と同様に、基板主面に対して傾斜したS面を利用することから、その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的なV/III比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板主面はC+面であり、S面は基板主面と異なる面であるために、基板から上に延びた転位が曲がることがあり、欠陥を低減することも可能となる。

【0051】

なお、本実施例では最初にシリコンドープのGaN層をエッチングしてサファイア基板30まで露出したが、十分な段差さえあれば、シリコンドープのGaNの中で段差を作るためにエッチングすれば良い。そのようにして出来た結晶種層のシリコンドープのGaN層上に成長すると簡単に六角錐形状を得ることができる。図15にそのような製造方法で製造された素子の構造を示す。サファイア基板30上に形成されたシリコンドープのGaN層38に段差39が形成され、その凸部分からの結晶成長で六角錐形状の結晶層であるシリコンドープのGaN層が形成され、InGaN層34からなる活性層、マグネシウムドープのGaN層35からなるp型クラッド層、p電極37、n電極が形成され、InGaN層34から所要の波長の光が取り出される。

【0052】

実施例3

本実施例は、選択マスクすなわち窓領域内にとどめてS面を有する六角錐形状の結晶層を形成する半導体発光素子の例であり、図16乃至図21を参照しながら、その製造工程と共に素子構造を説明する。

【0053】

基板主面をC+面とするサファイア基板40上に、まず500°Cの低温でAlNまたはGaNのいずれかのバッファ層を形成する。その後昇温し1000°CにしてシリコンドープのGaN層41を形成する。その後、SiO₂またはS

i Nを用いたマスク層42を全面に厚さ100～500nmの範囲で形成し、図16に示すように、フォトリソグラフィとフッ酸系エッチャントを用いて10 μ m程度の円形状の開口部からなる窓領域43を形成する。このときの一边の方向は1-100方向に垂直とする。この開口部の大きさは作りたい素子の特性により変える。

【0054】

次に再度、成長温度1000°CでシリコンドープのGa N層44の結晶成長を行う。当初、シリコンドープのGa N層44は円形の窓領域43から成長するが、しばらく成長を続けると周囲がS面(1-101)よりなる六角錐の形状を露呈してくる。成長時間が足りない場合は六角錐台形状になるが、成長条件を制御することでS面で覆われる六角錐が選択マスクの枠内ほぼいっぱいになるシリコンドープのGa N層44が形成される。その後成長温度を低減し活性層となるIn Ga N層45を成長する。その後、図18に示すように、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドープのGa N層46を成長させる。その際のIn Ga N層45の厚さは0.5nmから3nm程度である。さらに前述の実施例1、2と同様に、活性層を(Al) Ga N/In Ga Nの量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能するGa NまたはIn Ga Nを用いて多重構造とすることもある。その際、In Ga Nのすぐ上の層にはAl Ga N層を成長することが望ましい点は、前述の実施例1、2と同様である。選択成長時には、選択マスクの窓領域43の中に全結晶層の横方向が含まれるようにすることが好ましい。この方法では各発光素子の大きさを均一にすることが容易となる。

【0055】

その後、マスク層の一部を開口してGa N層41を露出させ、さらにその除去した部分47にTi/Al/Pt/Au電極を蒸着する。これがn電極48となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極49が完成する(図19)。これらの蒸着の際、p電極49、n電極48はそれぞれ精度よく蒸着することが必要である。その後、図20に示すように、当該発光素子をRIE(反応性イオンエ

ッティング) またはダイサーなどで分離する。これにより本実施例による発光素子が完成する。

【 0 0 5 6 】

このような製造工程で製造された本実施例の発光素子は、図 2 1 に示す素子構造を有している。その主な構成は C + 面を基板主面とするサファイヤ基板 4 0 上に結晶種層となるシリコンドープの G a N 層 4 1 を介して成長した結晶層としてのシリコンドープの G a N 層 4 4 を有している。このシリコンドープの G a N 層 4 4 は基板主面とは傾斜してなる S 面に覆われた周面を有しており、この S 面に平行に延在してなる形状で活性層である I n G a N 層 4 5 が形成され、さらにその I n G a N 層 4 5 上にクラッド層としてマグネシウムドープの G a N 層 4 6 が形成されている。p 電極 4 9 はマグネシウムドープの G a N 層 4 6 の上面に形成されており、n 電極 4 8 は、六角錐部分の側部で開口された領域 4 7 に形成されており、シリコンドープの G a N 層 4 1 を介してシリコンドープの G a N 層 4 4 に接続している。

【 0 0 5 7 】

このような構造を有する本実施例の半導体発光素子は、前述の実施例 1、2 と同様に、基板主面に対して傾斜した S 面を利用することから、その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的な V / I I I 比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板主面は C + 面であり、S 面は基板主面と異なる面であるために、基板から上に延びた転位が曲がることがあり、欠陥を低減することも可能となる。また、本実施例では、選択成長が窓領域 4 3 の範囲内にとどまるため、各素子のサイズを均一に制御することが容易である。

【 0 0 5 8 】

実施例 4

本実施例は、選択マスクすなわち窓領域よりも大きなサイズで六角錐形状の結晶層を成長させて形成する半導体発光素子の例であり、図 2 2 乃至図 2 7 を参照しながら、その製造工程と共に素子構造を説明する。

【 0 0 5 9 】

基板主面をC+面とするサファイア基板50上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し1000°CでシリコンドープのGa_{0.9}N_{0.1}層51を形成する。その後、SiO₂またはSi₃N₄を用いたマスク層52を全面に厚さ100~500nmの範囲で形成し、図22に示すように、フォトリソグラフィとフッ酸系エッチャントを用いて10μm程度の円形状の開口部からなる窓領域53をマスク層52に形成する。このときの一边の方向は1-100方向に垂直とする。この開口部の大きさは作りたい素子の特性により変える。

【0060】

次に再度、成長温度1000°CでシリコンドープのGa_{0.9}N_{0.1}層54の結晶成長を行う。当初、シリコンドープのGa_{0.9}N_{0.1}層54は円形の窓領域53から成長するが、しばらく成長を続けると周囲がS面(1-101)よりなる六角錐の形状を露呈してくる。成長時間が足りない場合は六角錐台形状になるが、六角錐をシリコンドープのGa_{0.9}N_{0.1}層54を形成した後しばらく成長を続け、六角錐の大きさが幅20μm程度(一边が10μm程度)になった際、高さは六角錐としてその一边の1.6倍程度となる。すると図23に示すように、16μm程度の窓領域53よりも底面が広がったシリコンドープのGa_{0.9}N_{0.1}層54が形成される。なお、六角錐の大きさが幅20μm程度は例示であり、例えば六角錐の大きさを幅10μm程度とすることも可能である。

【0061】

さらにシリコンドープのGa_{0.9}N_{0.1}を成長し、その後成長温度を低減し活性層となるInGa_{0.9}N_{0.1}層55を成長する。その後、図24に示すように、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドープのGa_{0.9}N_{0.1}層56を成長させる。その際のInGa_{0.9}N_{0.1}層55の厚さは0.5nmから3nm程度である。さらに前述の実施例1、2と同様に、活性層を(Al)_{0.9}Ga_{0.1}N/InGa_{0.9}N_{0.1}の量子井戸層や多重量子井戸層などにもすることもあり、ガイド層として機能するGa_{0.9}NまたはInGa_{0.9}Nを用いて多重構造とすることもある。その際、InGa_{0.9}N_{0.1}のすぐ上の層にはAlGa_{0.9}N層を成長することが望ましい点は、前述の実施例1~3と同様である。

【0062】

その後、マスク層の一部を開口してGaN層51を露出させ、さらにその除去した部分57にTi/Al/Pt/Au電極を蒸着する。これがn電極58となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極59が完成する(図25)。これらの蒸着の際、p電極59、n電極58はそれぞれ精度よく蒸着することが必要である。その後、図26に示すように、当該発光素子をRIE(反応性イオンエッチング)またはダイサーなどで分離する。これにより本実施例による発光素子が完成する。

【0063】

このような製造工程で製造された本実施例の発光素子は、図27に示す素子構造を有している。その主な構成はC+面を基板主面とするサファイヤ基板50上に結晶種層となるシリコンドープのGaN層51を介して成長した結晶層としてのシリコンドープのGaN層54を有している。このシリコンドープのGaN層54は基板主面とは傾斜してなるS面に覆われた周面を有しており、例えば実施例3と比較しても大きな面積を有するように形成されている。さらに、本素子には、このS面に平行に延在してなる形状で活性層であるInGaN層55が形成され、さらにそのInGaN層55上にクラッド層としてマグネシウムドープのGaN層56が形成されている。p電極59はマグネシウムドープのGaN層56の上面に形成されており、n電極58は、六角錐部分の側部で開口された領域57に形成されており、シリコンドープのGaN層51を介してシリコンドープのGaN層54に接続している。

【0064】

このような構造を有する本実施例の半導体発光素子は、前述の実施例1~2と同様に、基板主面に対して傾斜したS面を利用することから、その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的なV/III比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板主面はC+面であり、S面は基板主面と異なる面であるために、基板から上に延びた転位が曲がることがあり、欠陥を低減することも可能となる。本実施例では、大きな面積の活性層に電流を注入するため、電流の均一化、

電流集中の回避、および電流密度の低減を図ることができる。

【0065】

実施例 5

本実施例は、選択マスクより大きく形成された S 面からなる六角錐形状の結晶層の頂点部分には p 電極を形成しない半導体発光素子の例であり、図 28 乃至図 30 を参照しながらその構造を説明する。

【0066】

本実施例は、実施例 4 とマグネシウムドーパの GaN 層 56 を成長するところまでは同じ成長方法を取り、そこまでの各部分については同じ参照符号を与え、その重複した説明は省略する。基板 50 上のシリコンドーパの GaN 層 51 の一部除去した部分に Ti / Al / Pt / Au 電極を蒸着する。これが n 電極 61 となる。さらに六角錐上に成長した最表層の S 面部分でなおかつ AFM 測定の結果、ステップが十分にみられた部位を探してその部分のみに電極として Ni / Pt / Au または Ni (Pd) / Pt / Au を蒸着するこれにより p 電極 62 が完成する (図 28)。一般に、AFM で見られたステップなどの形状からは六角錐の頂点に近い部分は比較的結晶性が悪くなっている。このため、この頂上の部分を除いて p 電極 62 を設ける。これらの蒸着の際、p 電極 62、n 電極 61 が結晶層であるシリコンドーパの GaN 層 54 とマスクの下に形成されたシリコンドーパの GaN 層 51 との双方についてしまうと短絡してしまうので、それぞれ精度よく蒸着することが必要である。その後、このデバイスを RIE またはダイサーなどで分離する (図 29)。これにより本発明による発光素子が完成する。その素子断面を図 30 に示す。

【0067】

このような構造の半導体発光素子では、前述の実施例 4 の作用効果に加えて、活性層への電流注入は頂点近傍側で周囲側よりも低密度となり、結晶性の悪い部分を発光領域から外して、全体的な発光効率を高めることができる。

【0068】

実施例 6

本実施例は、n 電極を基板裏面に形成する半導体発光素子の例であり、図 31

乃至図 3 4 を参照しながらその構造を説明する。

【 0 0 6 9 】

n 電極が裏面に形成される分だけ、n 電極用の領域は基板主面より削除されているが、実施例 4 とマグネシウムドープの GaN 層 5 6 を成長するところまでは同じ成長方法をとる。従って、そこまでの各部分については同じ参照符号を与え、その重複した説明は省略する。n 電極を形成する前に、マグネシウムドープの GaN 層 5 6 の最表層の S 面部分に p 電極 7 1 を形成する。p 電極 7 1 を形成した後、サファイヤ基板 5 0 の主面まで R I E またはダイサーなどで分離溝 7 2 を形成して分離し、サファイヤ基板 5 0 上で素子ごとに分離をする（図 3 2）。次に、エキシマレーザー等を用いて、サファイア基板 5 0 から素子部分となる領域を除去し、素子側の裏面部分に最後に Ti / Al / Pt / Au 電極を蒸着する。図 3 3 に示すように、この電極が素子裏面に配設された n 電極 7 3 として機能する。

【 0 0 7 0 】

図 3 4 は完成した半導体発光素子の断面を示す。前記 n 電極 7 3 は光をさえぎらないようにするためなるべく角部に配設することが好ましい。

【 0 0 7 1 】

実施例 7

本実施例は、帯状の窓領域を形成して選択成長させる半導体発光素子の例であり、図 3 5 乃至図 3 8 を参照しながらその構造を説明する。

【 0 0 7 2 】

図 3 5 に示すように、基板主面を C + 面とするサファイア基板 8 0 上に、まず 5 0 0 ° C の低温で AlN または GaN のいずれかのパッファ層を形成する。その後昇温し 1 0 0 0 ° C にしてシリコンドープの GaN 層 8 1 を形成する。その後、SiO₂ または SiN を用いたマスク層 8 2 を全面に厚さ 1 0 0 ~ 5 0 0 n m の範囲で形成し、フォトリソグラフィとフッ酸系エッチャントを用いて 1 0 μ m × 5 0 μ m 程度の矩形状の開孔部からなる窓領域 8 3 を形成する。このときの長辺の方向は 1 - 1 0 0 方向にとる。その後もう一度結晶成長を行うが、このときは 1 0 0 0 ° C 程度に上昇し、シリコンドープの GaN 層 8 4 を形成する。

シリコンドープのGa₂N層84はマスクの窓領域83に成長するが、しばらく成長を続けると図36に示す船底の如き形状を露呈してくる。その際突条の六角錐の表面はS面と11-22面で覆われるようにする。

【0073】

少なくとも十分な時間が経過して最上部のC面がほぼ平らになり或いはなくなったところで、さらにシリコンドープのGa₂N層を形成する。その後成長温度を低減して、活性層となるInGa₂N層85を成長する。次いで成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドープのGa₂N層86を成長させる。その際のInGa₂N層85の厚さは0.5nmから3nm程度である。さらに前述の実施例1、2と同様に、活性層を(Al)Ga₂N/InGa₂Nの量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能するGa₂NまたはInGa₂Nを用いて多重構造とすることもある。その際、InGa₂Nのすぐ上の層にはAlGa₂N層を成長することが望ましい点は、前述の実施例1、2と同様である。

【0074】

その後、マスク層の一部を開口してGa₂N層81を露出させ、さらにその除去した部分にTi/Al/Pt/Au電極を蒸着する。これがn電極87となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極88が完成する(図37)。これらの蒸着の際、p電極88、n電極87はそれぞれ精度よく蒸着することが必要である。その後、当該発光素子をRIE(反応性イオンエッチング)またはダイサーなどで分離して、本実施例による発光素子が完成する。

【0075】

このような製造工程で製造された本実施例の発光素子は、図38に示す素子構造を有しており、S面だけではなく、11-22面も形成されたシリコンドープのGa₂N層84を有している。このような構造とすることで、広く領域で活性領域を構成することが可能となり、従って、電流の均一化、電流集中の回避、および電流密度の低減を図ることができる。

【0076】

実施例 8

本実施例は、選択マスクすなわち窓領域よりも大きなサイズで六角錐形状の結晶層を成長させて形成する半導体発光素子の例であり、図 3 9 乃至図 4 4 を参照しながら、その製造工程と共に素子構造を説明する。

【 0 0 7 7 】

基板主面を C 面とするサファイア基板 9 0 上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し 1000°C でシリコンドープの GaN 層 9 1 を形成する。その後、 SiO_2 または SiN を用いたマスク層 9 2 を全面に厚さ $100\sim 500\text{nm}$ の範囲で形成し、図 3 9 に示すように、フォトリソグラフィとフッ酸系エッチャントを用いて $10\mu\text{m}$ 程度の円形状の開口部からなる窓領域 9 3 をマスク層 9 2 に形成する。この開口部の大きさは作りたい素子の特性により変える。

【 0 0 7 8 】

次に再度、成長温度 1000°C でシリコンドープの GaN 層 9 4 の結晶成長を行う。当初、シリコンドープの GaN 層 9 4 は円形の窓領域 9 3 から成長するが、しばらく成長を続けると周囲が S 面 ($1-101$) よりなり且つ上面が基板主面と平行な C 面を有する六角錐台の形状を露呈してくる。十分な時間だけ結晶成長を行い、上面の C 面が平坦に広がった形状にシリコンドープの GaN 層 9 4 の形状を制御する (図 4 0)。この上面が平坦な六角錐台の形状は、前述の六角錐形状のものと比較して短い時間で形成することができる。

【 0 0 7 9 】

さらにシリコンドープの GaN を成長し、その後成長温度を低減し活性層となる InGa_N 層 9 5 を成長する。その後、図 4 1 に示すように、成長温度を再び上昇させ、p 型クラッド層としてのマグネシウムドープの GaN 層 9 6 を成長させる。その際の InGa_N 層 9 5 の厚さは 0.5nm から 3nm 程度であり、量子井戸層や多重量子井戸層などを形成しても良い。ガイド層なども形成できる点は前述の各実施例と同様である。

【 0 0 8 0 】

その後、マスク層の一部を開口して GaN 層 9 1 を露出させ、さらにその除去

した部分 97 に $Ti/Al/Pt/Au$ 電極を蒸着する。これが n 電極 98 となる。さらに六角錐上に成長した最表層に $Ni/Pt/Au$ または $Ni(Pd)/Pt/Au$ を蒸着する。この蒸着により p 電極 99 が完成する (図 42)。これらの蒸着の際、p 電極 99、n 電極 98 はそれぞれ精度よく蒸着することが必要である。その後、図 43 に示すように、当該発光素子を RIE (反応性イオンエッチング) またはダイサーなどで分離する。これにより本実施例による発光素子が完成する。

【0081】

このような製造工程で製造された本実施例の発光素子は、図 44 に示す素子構造を有している。その主な構成は C+面を基板主面とするサファイヤ基板 90 上に形成されるシリコンドープの GaN 層 94 は、上面が平坦な六角錐台形状であり、結晶状態の良くない頂点部を初めから形成しない構造となっている。従って、発光特性におけ損失を未然に防止することか可能であり、しかも、六角錐台形状は比較的短時間で形成できるために、プロセス上も有利である。

【0082】

実施例 9

本実施例は、p 電極を基板表面の面積を大きく占めるように形成した半導体発光素子の例であり、図 45 を参照しながらその構造を説明する。

【0083】

この半導体発光素子は、実施例 4 とマグネシウムドープの GaN 層 56 を成長するところまでは同じ成長方法をとる。従って、そこまでの各部分については同じ参照符号を与え、その重複した説明は省略する。n 電極 100 はサファイヤ基板 50 の側部のマスク層 52 を開口した領域に、 $Ti/Al/Pt/Au$ 電極を蒸着することで形成される。この n 電極 100 は複数の六角錐からなる領域に電流を供給することができるものである。また、 $Ni/Pt/Au$ または $Ni(Pd)/Pt/Au$ 電極を蒸着して p 電極 101 を形成する。この p 電極 101 も広い範囲を覆うため、一つの素子で高出力を得る素子を得ることができる。

【0084】

なお、上述の各実施例中、サファイヤ基板上に低温バッファ層を形成してから

、GaN層を成長させ、その後に選択マスクを形成して選択成長を行う方法について説明したが、これに限定されず、サファイヤ基板上に積層するだけではなく、Si上に直接約900℃でGaN層を形成したり、SiC上に1000℃でAlNを5nm成長させた後GaNを成長させたり、GaN基板を使用してその後選択マスクを形成することでも良い。

【0085】

【発明の効果】

本発明の半導体発光素子とその製造方法によれば、S面上の実効的V/I I I比を増大させることが出来、I nの取り込みも増大し、さらに発光のむらを低減することが出来る。さらにV/I I I比を上昇することが出来るためこれに伴う窒素原子の脱離を抑えることが出来、さらに結晶性を向上し点欠陥濃度を低減することが出来る。これにより発光素子に強電流を流した際の輝度の飽和現象を抑えることが出来る。さらに選択成長などを利用し、傾斜したS面からなる結晶層を用いて、小さい範囲で微細な素子を作るため、高密度化なども容易であり、ダイシングなどの素子毎の分離も容易である。また、選択成長の安定面の一部は原子スケールで見て平らになっており、輝度のむらもなく、その部分をもちいることで半値幅の狭い発光を得ることが出来る。従って半導体発光ダイオードだけでなくこの面を用いた半導体レーザーも作製することも出来る。

【図面の簡単な説明】

【図1】

本発明の実施例1の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図(A)と製造工程斜視図(B)である。

【図2】

本発明の実施例1の半導体発光素子の製造工程におけるシリコンドープのGaN層の形成工程を示す図であって、製造工程断面図(A)と製造工程斜視図(B)である。

【図3】

本発明の実施例1の半導体発光素子の製造工程における結晶成長用の窓開け工程を示す図であって、製造工程断面図(A)と製造工程斜視図(B)である。

【図 4】

本発明の実施例 1 の半導体発光素子の製造工程における活性層等の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 5】

本発明の実施例 1 の半導体発光素子の製造工程における電極形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 6】

本発明の実施例 1 の半導体発光素子の製造工程における素子の分離の工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 7】

本発明の実施例 1 の半導体発光素子の構造を示す断面図である。

【図 8】

本発明の実施例 2 の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 9】

本発明の実施例 2 の半導体発光素子の製造工程における選択除去工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 10】

本発明の実施例 2 の半導体発光素子の製造工程における結晶層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 11】

本発明の実施例 2 の半導体発光素子の製造工程における活性層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 12】

本発明の実施例 2 の半導体発光素子の製造工程における電極の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 13】

本発明の実施例 2 の半導体発光素子の製造工程における素子の分離の工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 4】

本発明の実施例 2 の半導体発光素子の断面図である。

【図 1 5】

本発明の実施例 2 の半導体発光素子の素子の分離の工程における変形例を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 6】

本発明の実施例 3 の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 7】

本発明の実施例 3 の半導体発光素子の製造工程における結晶層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 8】

本発明の実施例 3 の半導体発光素子の製造工程における活性層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 9】

本発明の実施例 3 の半導体発光素子の製造工程における電極の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2 0】

本発明の実施例 3 の半導体発光素子の製造工程における素子の分離の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2 1】

本発明の実施例 3 の半導体発光素子の断面図である。

【図 2 2】

本発明の実施例 4 の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2 3】

本発明の実施例 4 の半導体発光素子の製造工程における結晶層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2 4】

本発明の実施例 4 の半導体発光素子の製造工程における活性層の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) である。

【図 2 5】

本発明の実施例 4 の半導体発光素子の製造工程における電極の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) である。

【図 2 6】

本発明の実施例 4 の半導体発光素子の製造工程における素子の分離の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) である。

【図 2 7】

本発明の実施例 4 の半導体発光素子の断面図である。

【図 2 8】

本発明の実施例 5 の半導体発光素子の製造工程における電極の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) である。

【図 2 9】

本発明の実施例 5 の半導体発光素子の製造工程における素子の分離の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) である。

【図 3 0】

本発明の実施例 5 の半導体発光素子の断面図である。

【図 3 1】

本発明の実施例 6 の半導体発光素子の製造工程における p 電極の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) である。

【図 3 2】

本発明の実施例 6 の半導体発光素子の製造工程における素子の分離の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) である。

【図 3 3】

本発明の実施例 6 の半導体発光素子の製造工程における n 電極の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) である。

【図 3 4】

本発明の実施例 6 の半導体発光素子の断面図である。

【図 3 5】

@@@本発明の実施例 7 の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 3 6】

本発明の実施例 7 の半導体発光素子の製造工程における活性層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 3 7】

本発明の実施例 7 の半導体発光素子の製造工程における電極の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 3 8】

本発明の実施例 7 の半導体発光素子の断面図である。

【図 3 9】

本発明の実施例 8 の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 4 0】

本発明の実施例 8 の半導体発光素子の製造工程における結晶層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 4 1】

本発明の実施例 8 の半導体発光素子の製造工程における活性層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 4 2】

本発明の実施例 8 の半導体発光素子の製造工程における電極の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 4 3】

本発明の実施例 8 の半導体発光素子の製造工程における素子の分離の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 4 4】

本発明の実施例 8 の半導体発光素子の断面図である。

【図 4 5】

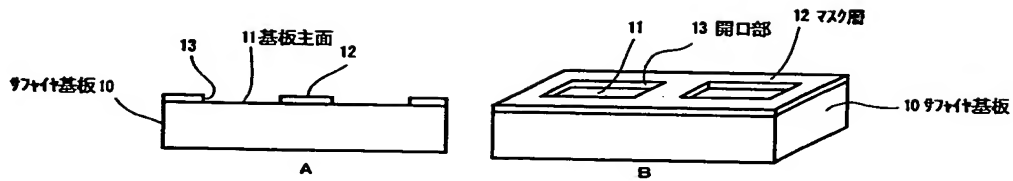
本発明の実施例 9 の半導体発光素子の製造工程における結晶層の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) である。

【符号の説明】

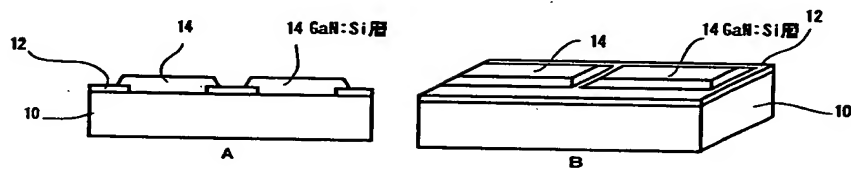
1 0、3 0、4 0、5 0、8 0、9 0 サファイヤ基板
1 4、1 7、3 3、4 4、5 4、8 4、9 4 シリコンドープの G a N 層
1 8、3 4、4 5、5 5、8 5、9 5 I n G a N 層 (活性層)
1 9、3 5、4 6、5 6、8 6、9 6 マグネシウムドープの G a N 層
2 0、3 6、4 8、5 8、6 1、7 3、8 7、9 8、1 0 0 n 電極
2 2、3 7、4 9、5 9、6 2、7 1、8 8、9 9、1 0 1 p 電極

【書類名】 図面

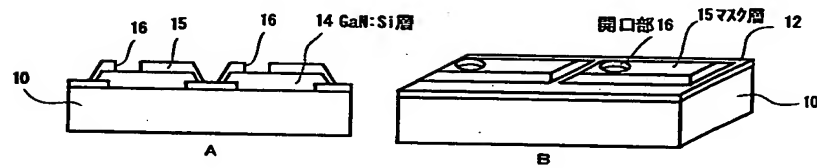
【図 1】



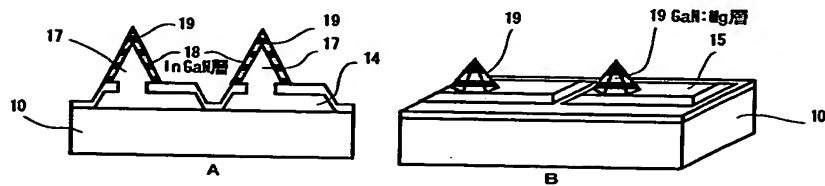
【図 2】



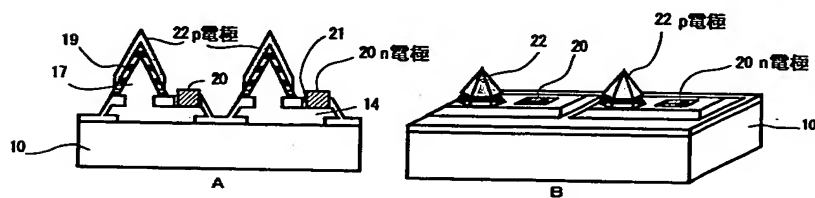
【図 3】



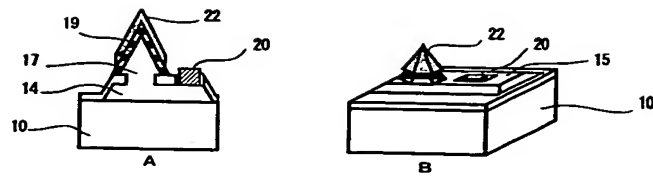
【図 4】



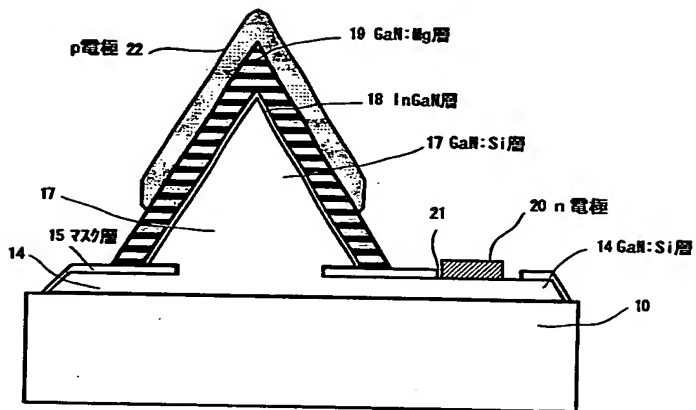
【図 5】



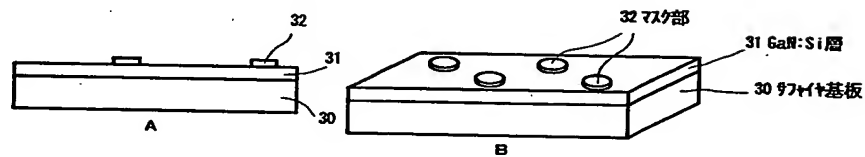
【図 6】



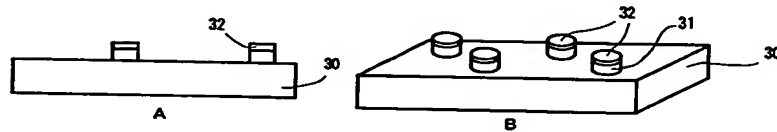
【図 7】



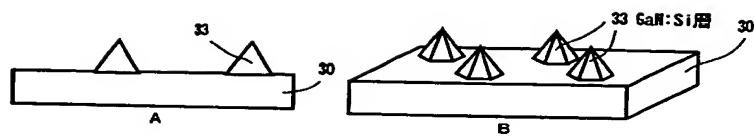
【図 8】



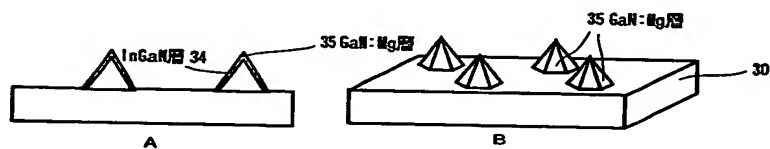
【図 9】



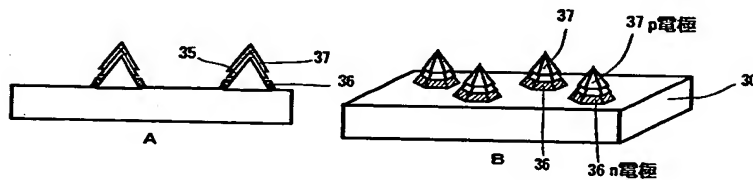
【図 10】



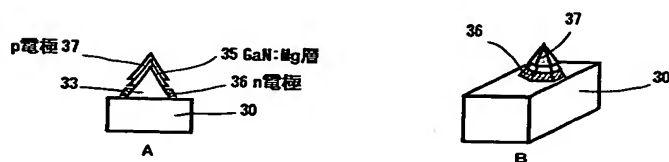
【図 11】



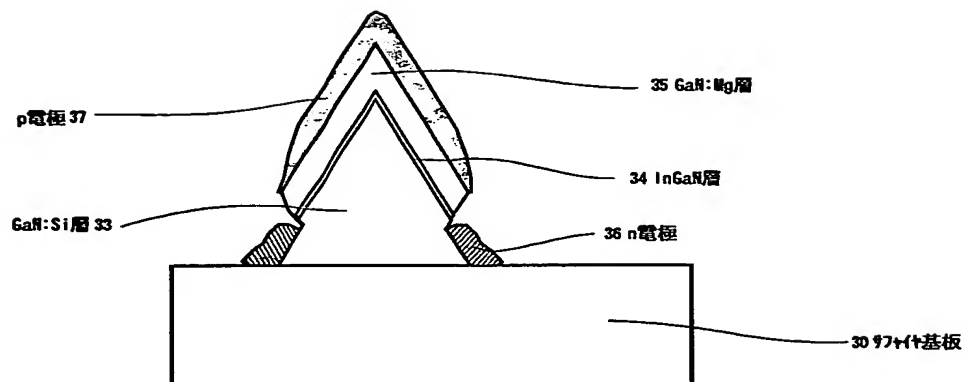
【図 12】



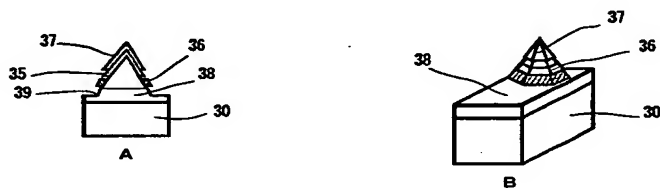
【図 13】



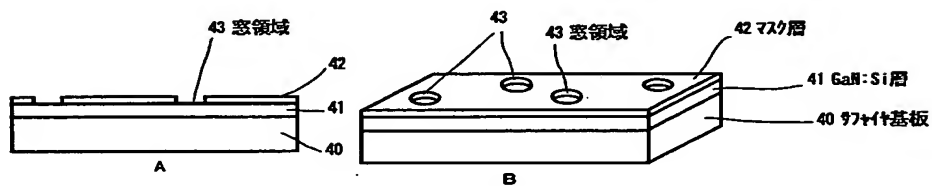
【図14】



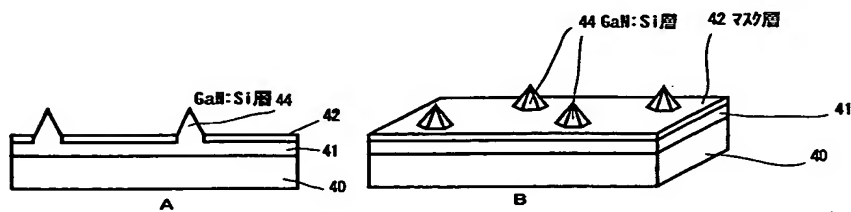
【図15】



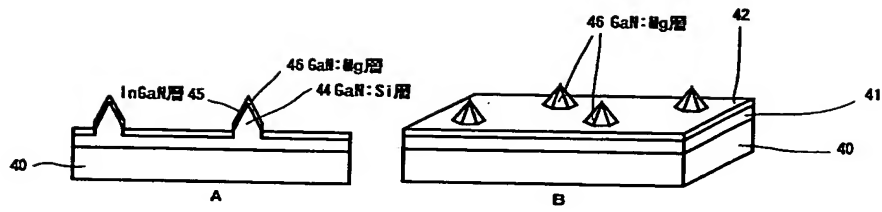
【図16】



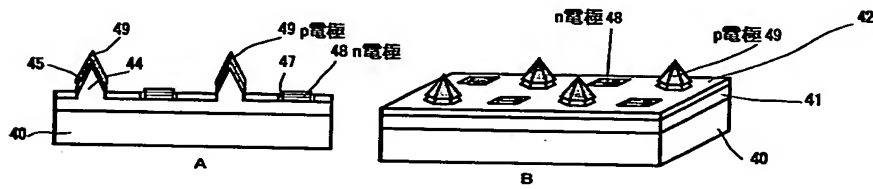
【図17】



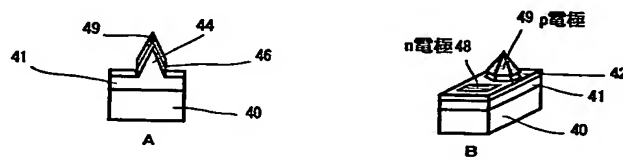
【図18】



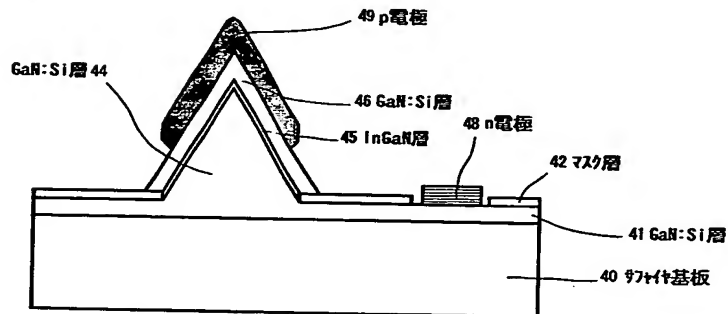
【図19】



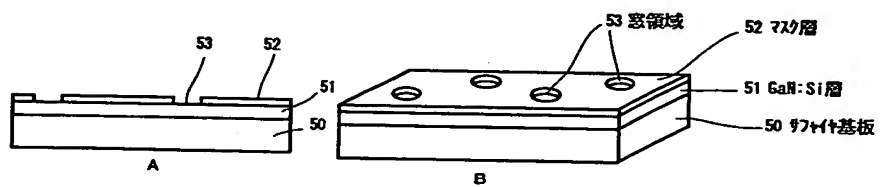
【図20】



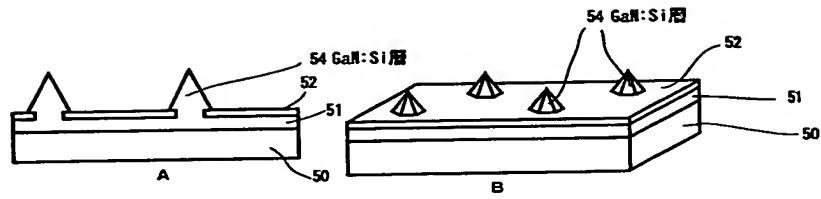
【図21】



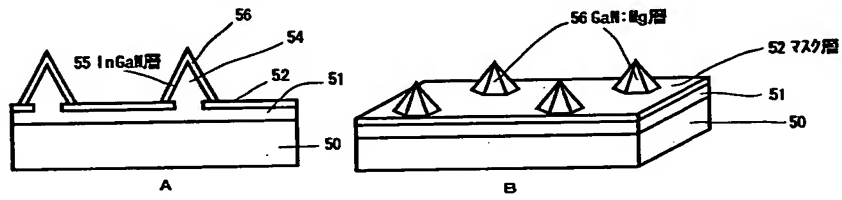
【図22】



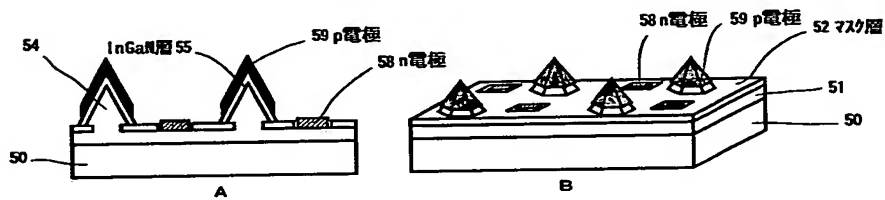
【図 23】



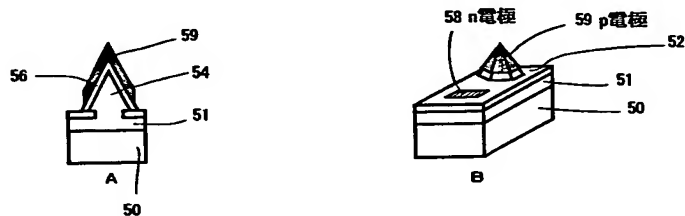
【図 24】



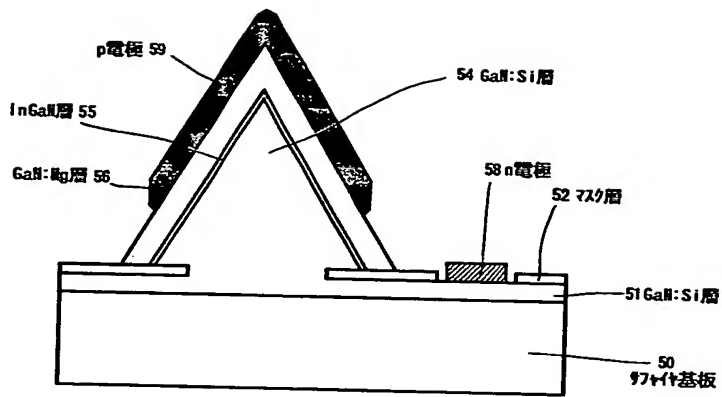
【図 25】



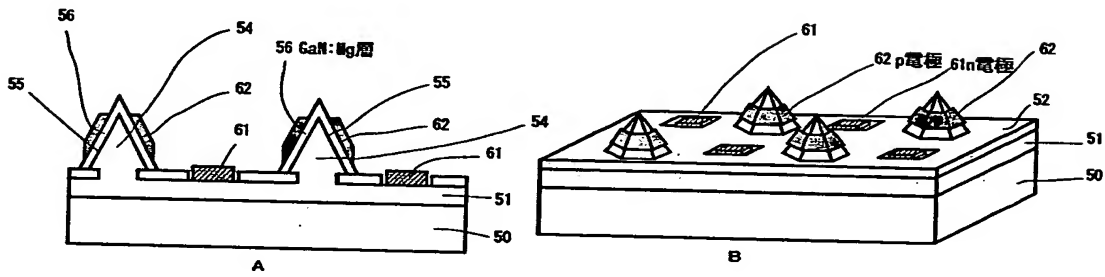
【図 26】



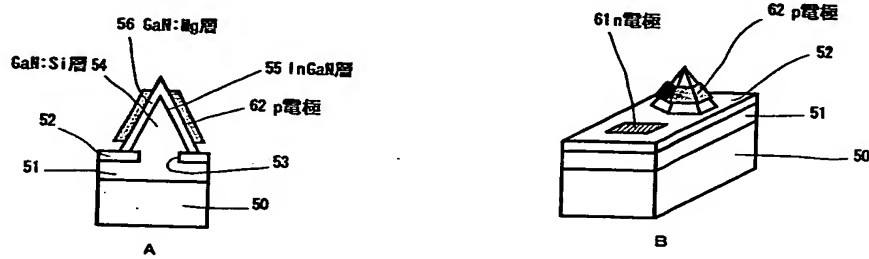
【図 27】



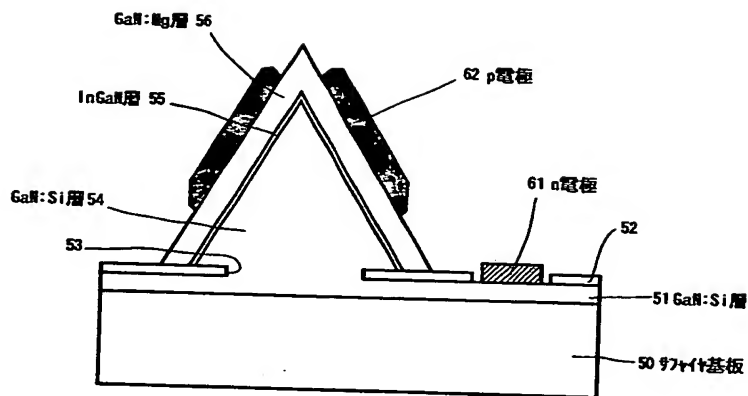
【図 28】



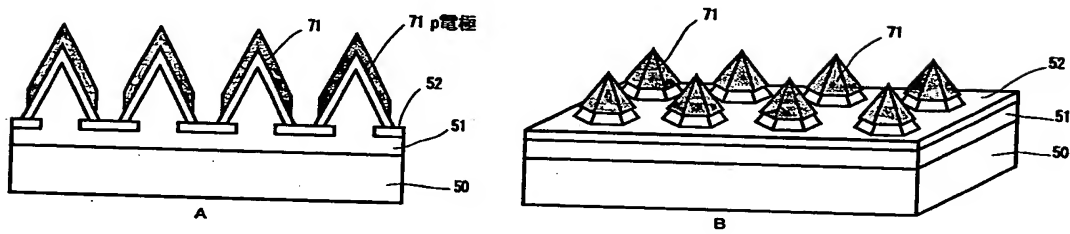
【図 29】



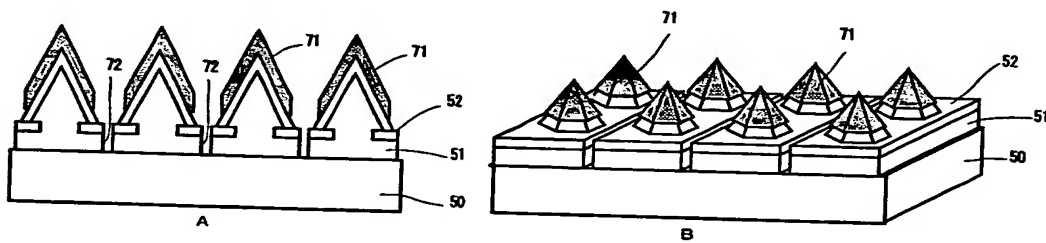
【図30】



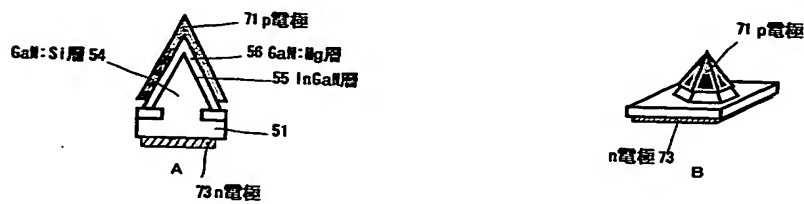
【図31】



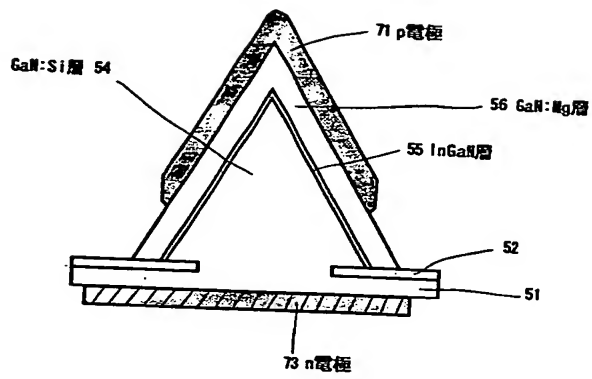
【図32】



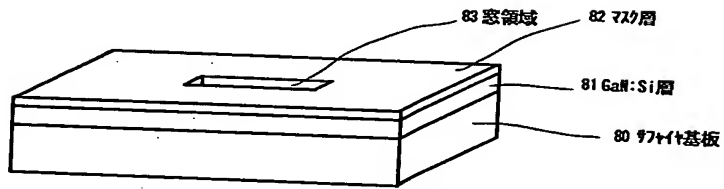
【図33】



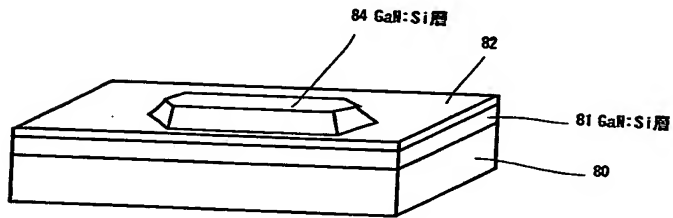
【図34】



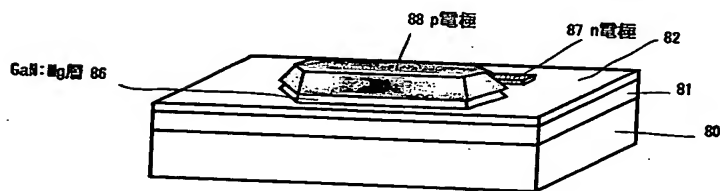
【図35】



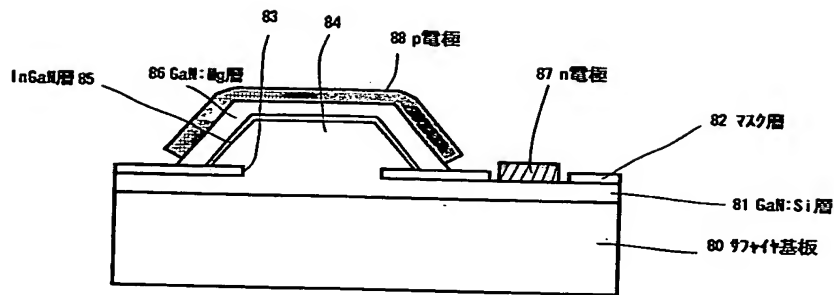
【図36】



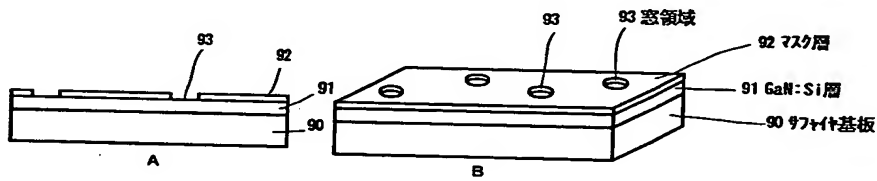
【図37】



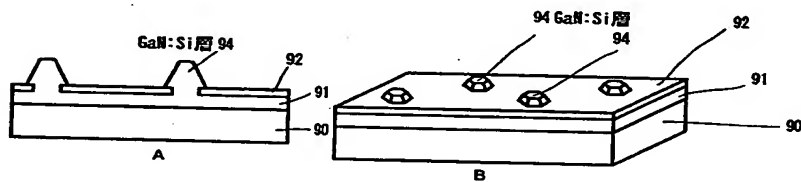
【図 38】



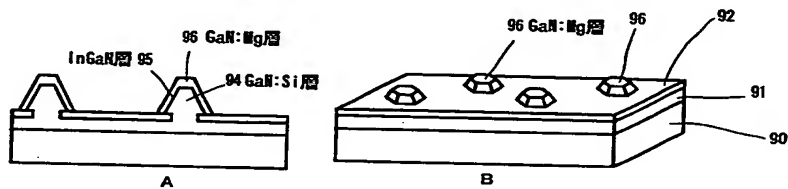
【図 39】



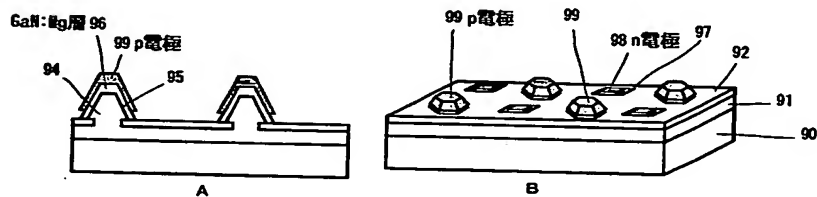
【図 40】



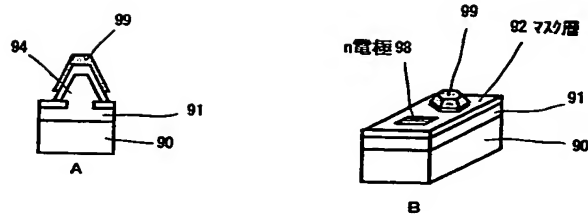
【図 41】



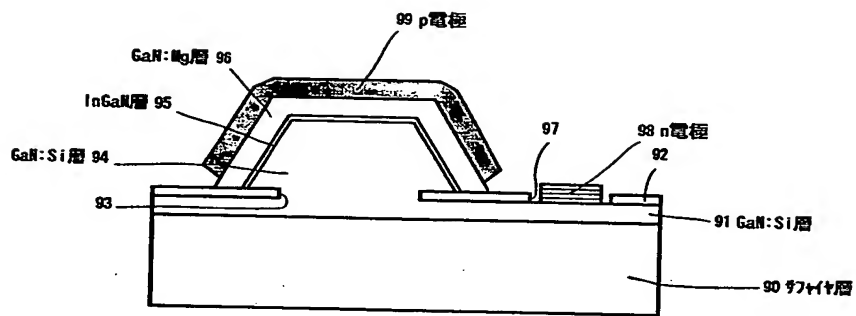
【図 42】



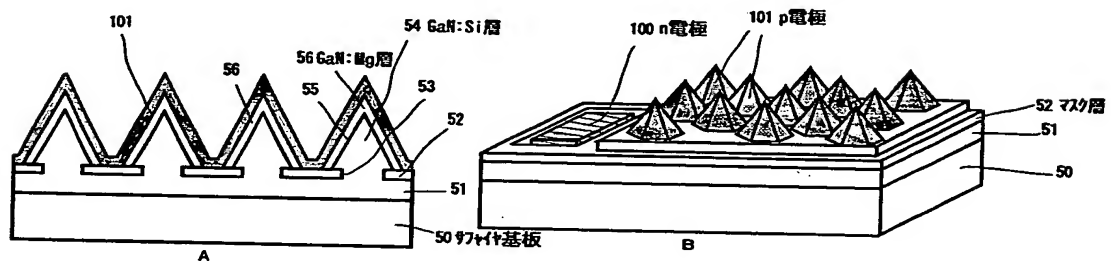
【図 4 3】



【図 4 4】



【図 4 5】



【書類名】 要約書

【要約】

【課題】 基板側からの貫通転位などを抑制しつつ且つ工程の増加もなく製造可能であり、同時に、チップ構造の微細化も可能とする半導体発光素子を提供する。

【解決手段】 基板上に該基板の主面に対して傾斜した S 面または該 S 面に実質的に等価な面を有する結晶層を形成し、該 S 面または該 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、及び第 2 導電型層を前記結晶層に形成する。S 面または該 S 面に実質的に等価な面を有する結晶層は結晶性が良好であり、また傾斜していることから、素子の微細化や素子の間を分離するのも容易である。

【選択図】 図 7

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社